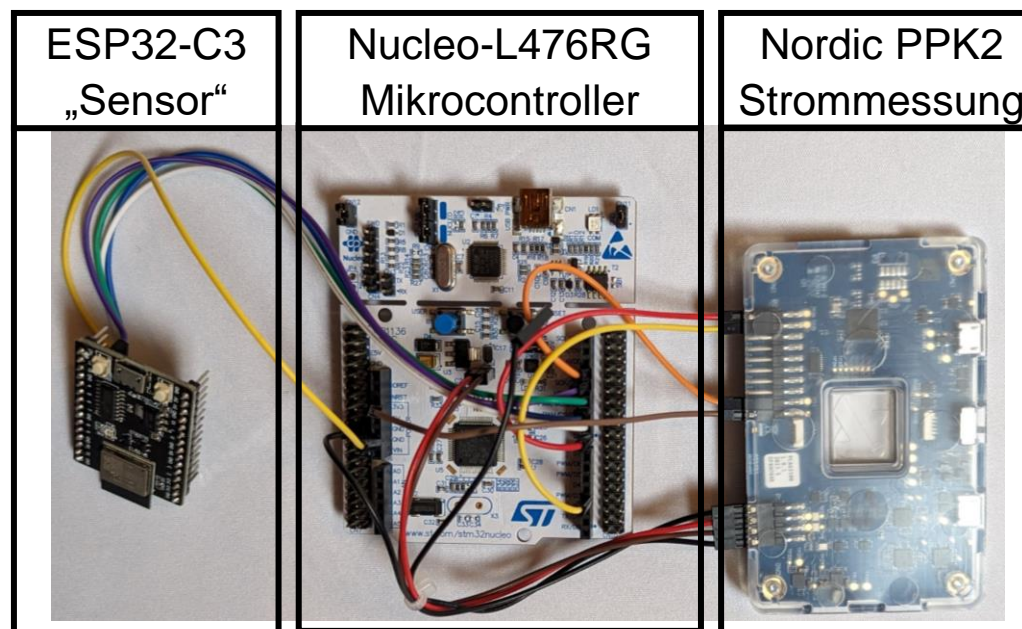


Seminararbeit

Dynamic Clock Control

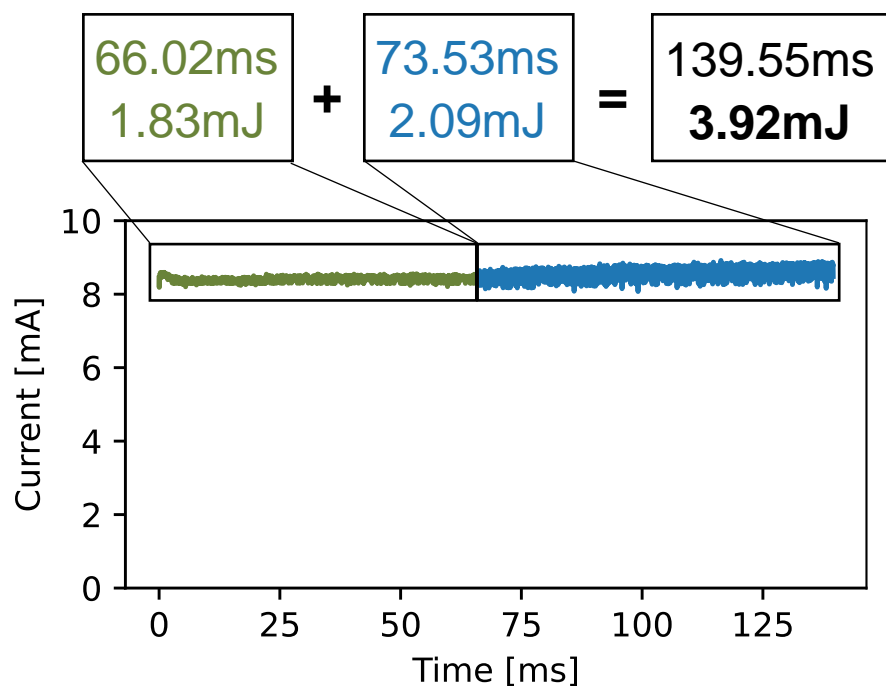
- Energiebeschränkte Mikrocontroller (→ Batterien, Solarenergie)
- Anwendungsfall: **Lese Daten von Sensor (SPI)** → **Verarbeite die Daten** (und speichere sie)



Ziel: Energieeffizienz
(ohne Berücksichtigung von Zeitschranken)

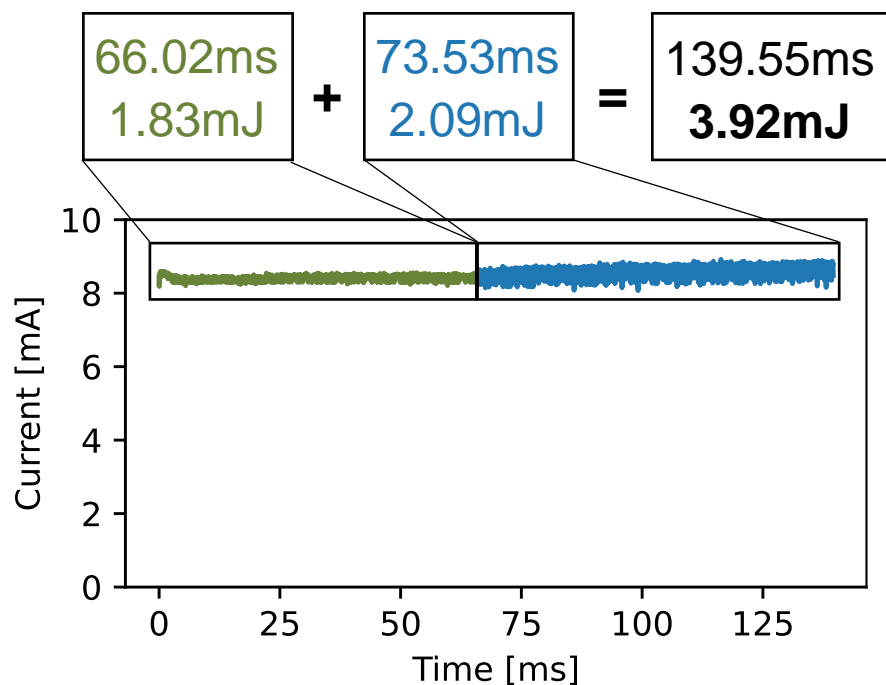
Beispiel: **Lese Daten von Sensor (SPI)** → **Verarbeite die Daten** (und speichere sie)

Strategie 1: *race-to-idle* (**48MHz**)

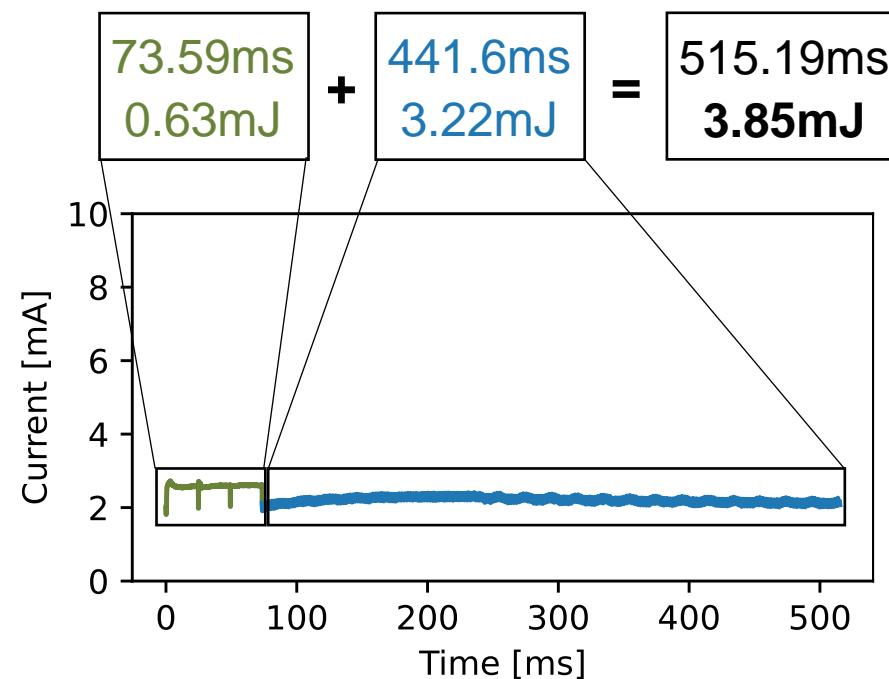


Beispiel: **Lese Daten von Sensor (SPI)** → **Verarbeite die Daten** (und speichere sie)

Strategie 1: *race-to-idle* (**48MHz**)



Strategie 2: *low-frequency* (**8MHz**)



Beispiel: **Lese Daten von Sensor (SPI)** → **Verarbeite die Daten** (und speichere sie)

Strategie 1: *race-to-idle (48MHz)*

$$\begin{array}{|c|} \hline 66.02\text{ms} \\ \hline 1.83\text{mJ} \\ \hline \end{array} + \begin{array}{|c|} \hline 73.53\text{ms} \\ \hline 2.09\text{mJ} \\ \hline \end{array} = \begin{array}{|c|} \hline 139.55\text{ms} \\ \hline 3.92\text{mJ} \\ \hline \end{array}$$

Strategie 2: *low-frequency (8MHz)*

$$\begin{array}{|c|} \hline 73.59\text{ms} \\ \hline 0.63\text{mJ} \\ \hline \end{array} + \begin{array}{|c|} \hline 441.6\text{ms} \\ \hline 3.22\text{mJ} \\ \hline \end{array} = \begin{array}{|c|} \hline 515.19\text{ms} \\ \hline 3.85\text{mJ} \\ \hline \end{array}$$

Geht das nicht besser?

Beispiel: **Lese Daten von Sensor (SPI)** → **Verarbeite die Daten** (und speichere sie)

Strategie 1: *race-to-idle* (**48MHz**)

$$\begin{array}{|c|} \hline 66.02\text{ms} \\ \hline 1.83\text{mJ} \\ \hline \end{array} + \begin{array}{|c|} \hline 73.53\text{ms} \\ \hline 2.09\text{mJ} \\ \hline \end{array} = \begin{array}{|c|} \hline 139.55\text{ms} \\ \hline 3.92\text{mJ} \\ \hline \end{array}$$

Strategie 2: *low-frequency* (**8MHz**)

$$\begin{array}{|c|} \hline 73.59\text{ms} \\ \hline 0.63\text{mJ} \\ \hline \end{array} + \begin{array}{|c|} \hline 441.6\text{ms} \\ \hline 3.22\text{mJ} \\ \hline \end{array} = \begin{array}{|c|} \hline 515.19\text{ms} \\ \hline 3.85\text{mJ} \\ \hline \end{array}$$

Geht das nicht besser?

→ Dynamic Frequency Scaling (DFS)

1 Motivation

2 Clock-Trees

Wie funktioniert der Wechsel der Taktfrequenz?

3 Dynamic Frequency Scaling (DFS)

3.1 *Power Clocks*

3.2 *ScaleClock*

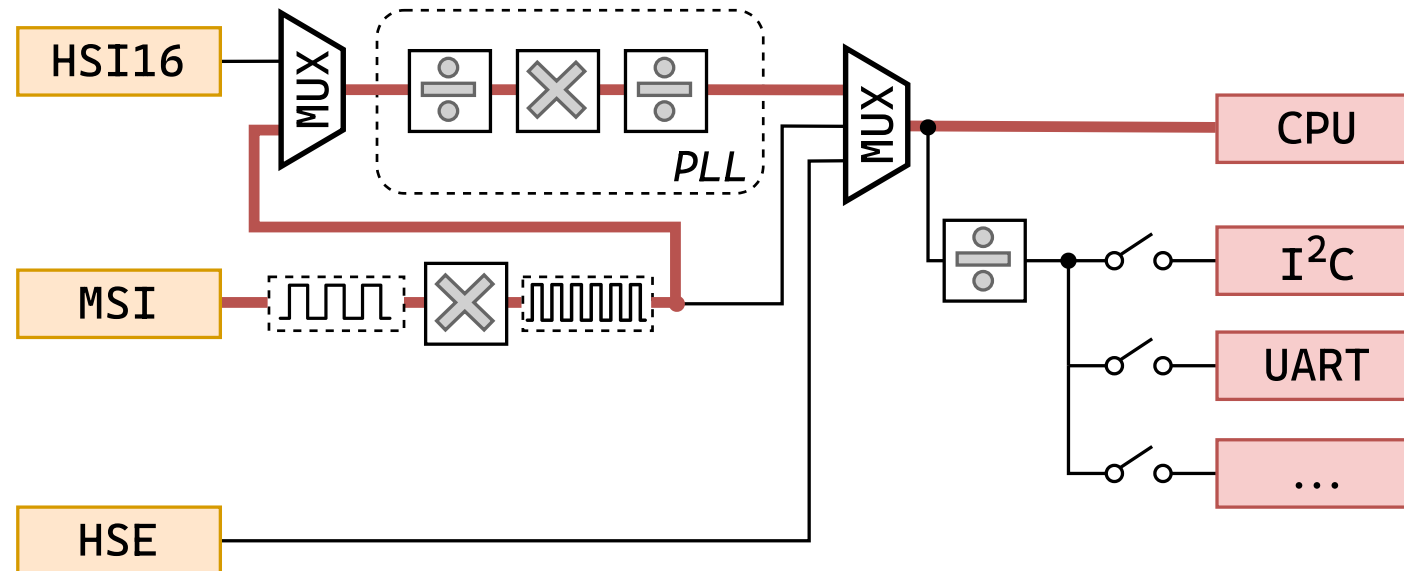
Wann soll die Taktfrequenz geändert werden?

4 Zusammenfassung / Ausblick

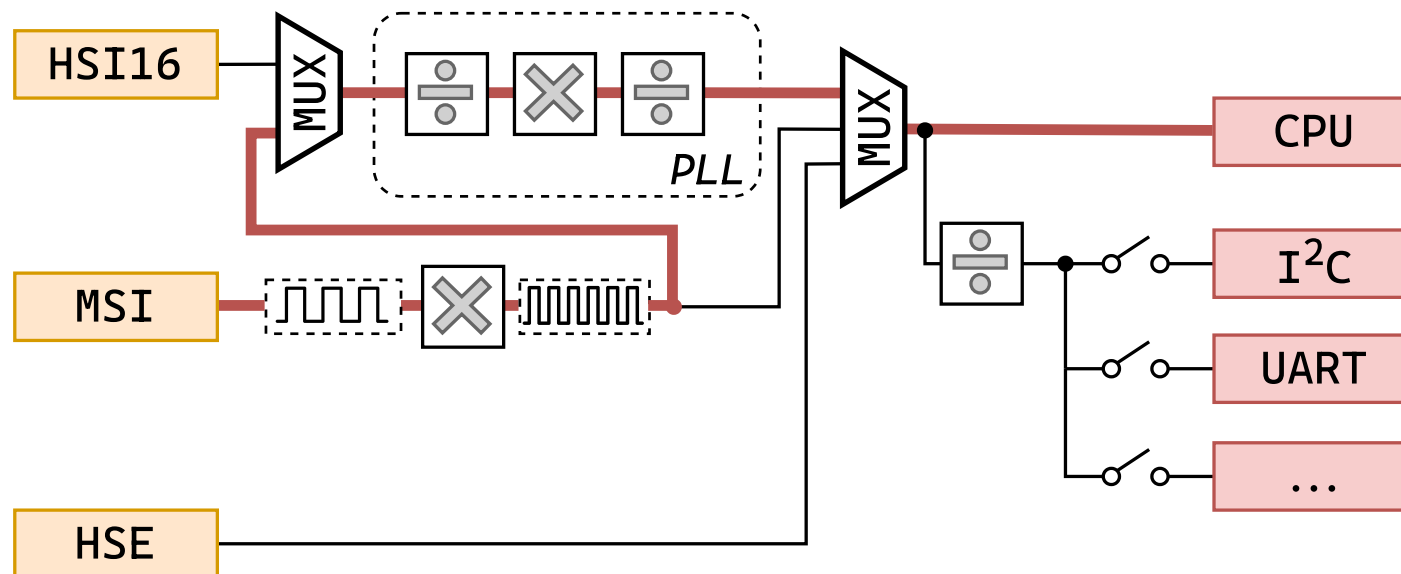
Teil 1:

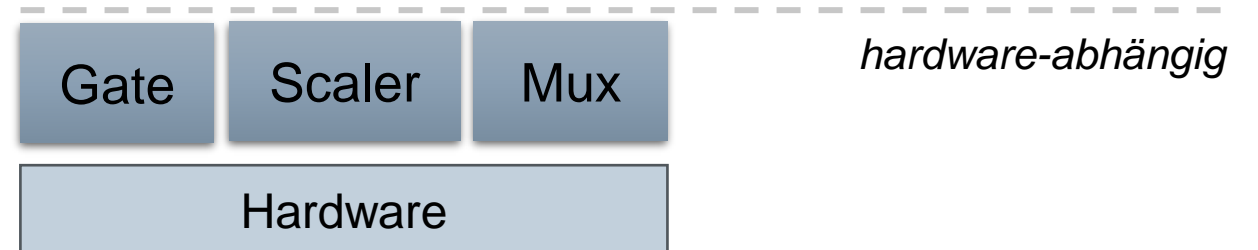
Wie funktioniert der Wechsel der Taktfrequenz?

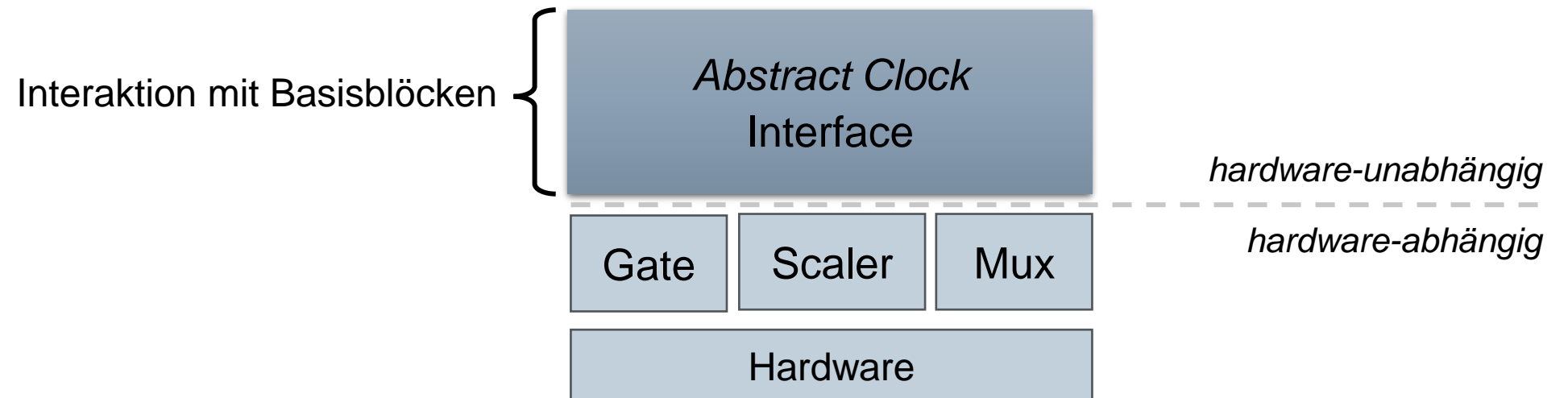
- Aktuell keine/wenig Unterstützung in IoT-Betriebssystemen für Clock-Konfiguration
 - Problem: Komplexe *Clock-Trees* je nach Hardware

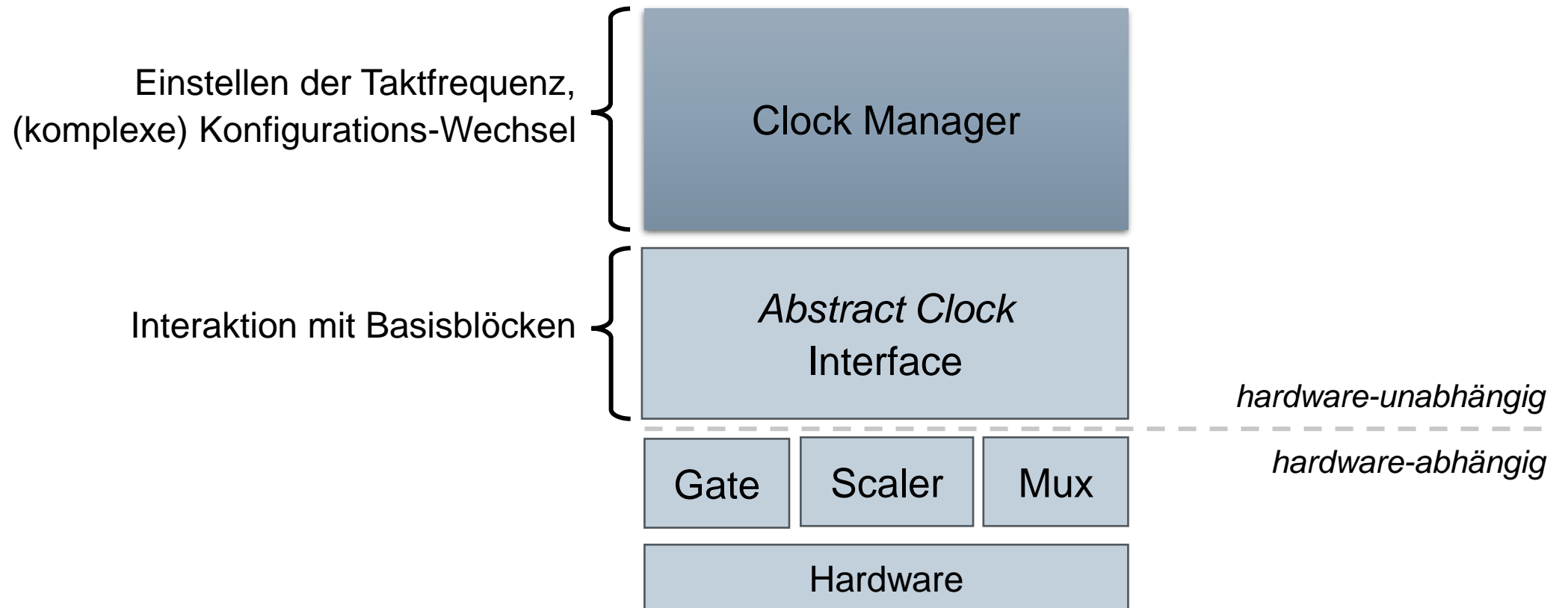


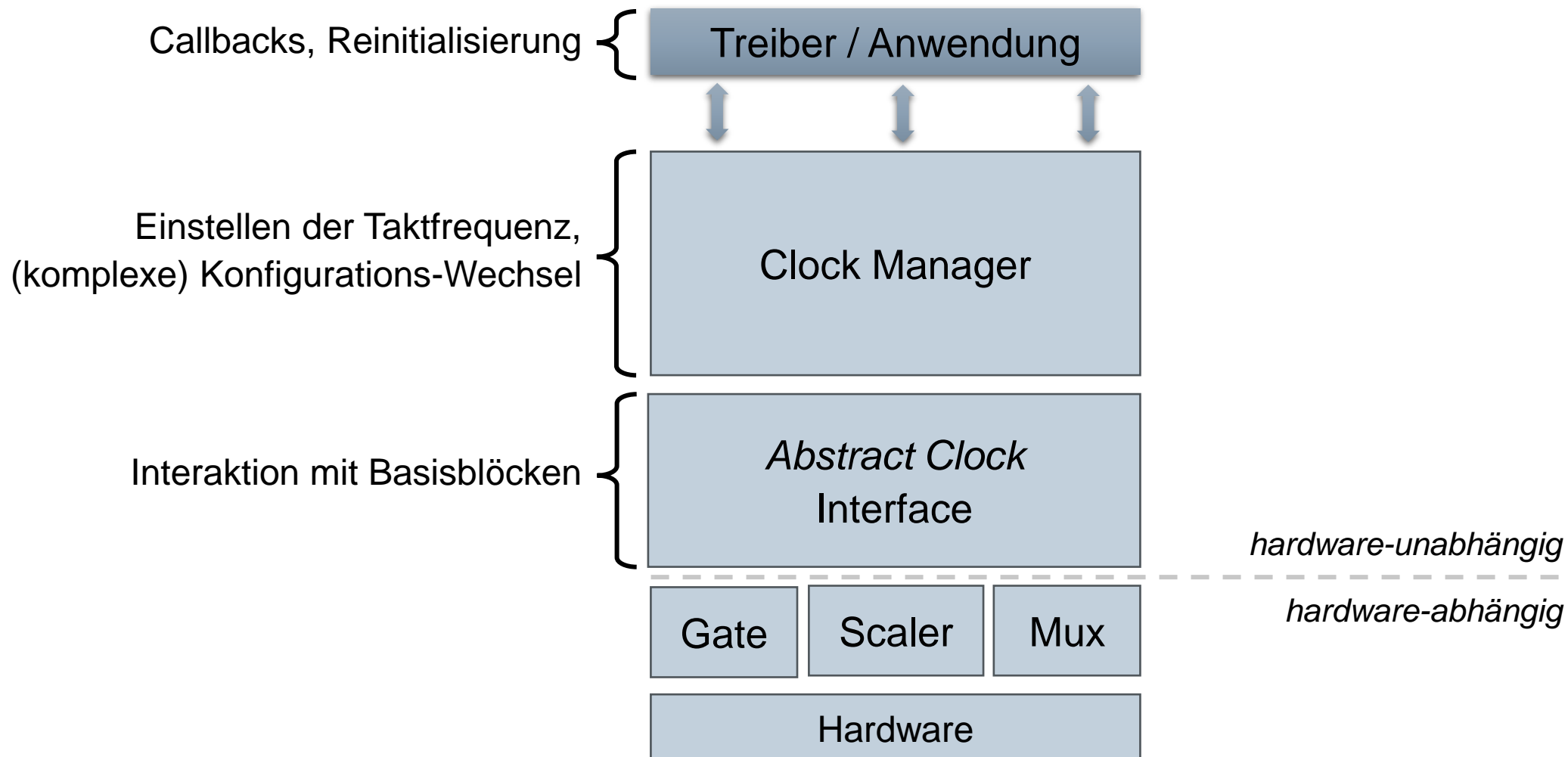
- Aktuell keine/wenig Unterstützung in IoT-Betriebssystemen für Clock-Konfiguration
 - Problem: Komplexe *Clock-Trees* je nach Hardware
 - Idee von **ScaleClock**: Basisblöcke identifizieren und in Software abbilden











Teil 2:

Wann soll die Taktfrequenz geändert werden?

- **Haupterkennntnis**

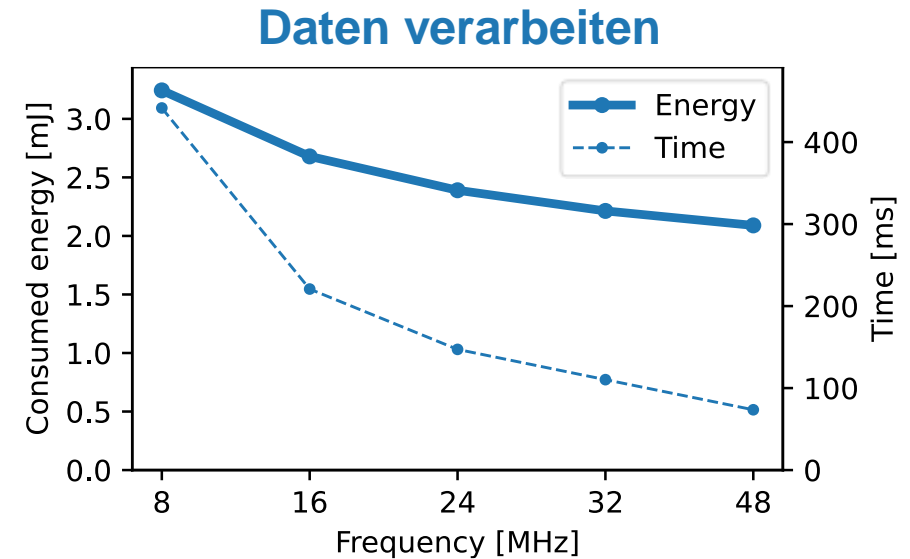
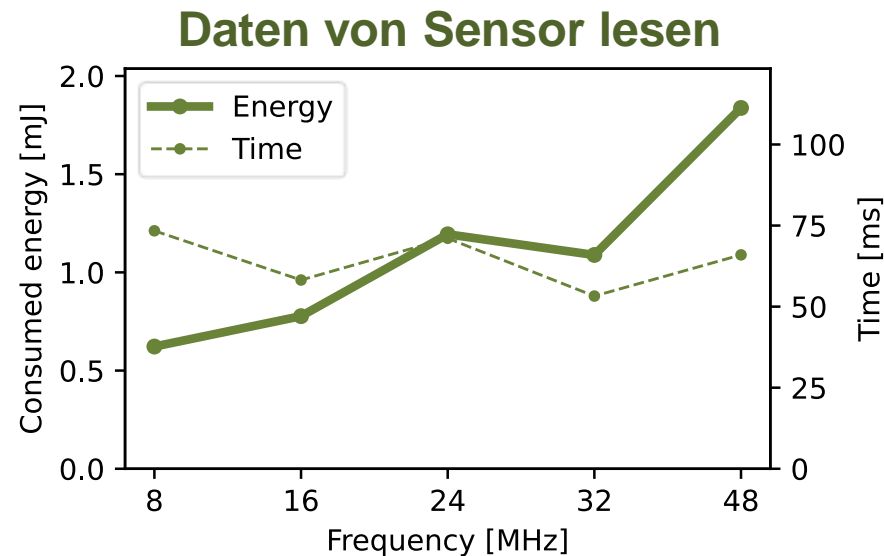
- CPU-lastige Operationen energieeffizienter bei hoher Taktfrequenz
- I/O-lastige Operationen energieeffizienter bei niedriger Taktfrequenz

→ Anpassen der Taktfrequenz je nach ausgeführten Operationen

- **Haupterkenntnis**

- CPU-lastige Operationen energieeffizienter bei hoher Taktfrequenz
- I/O-lastige Operationen energieeffizienter bei niedriger Taktfrequenz

→ Anpassen der Taktfrequenz je nach ausgeführten Operationen





Holly Chiang, Hudson Ayers, Daniel Giffin, Amit Levy, and Philip Levis. 2021.

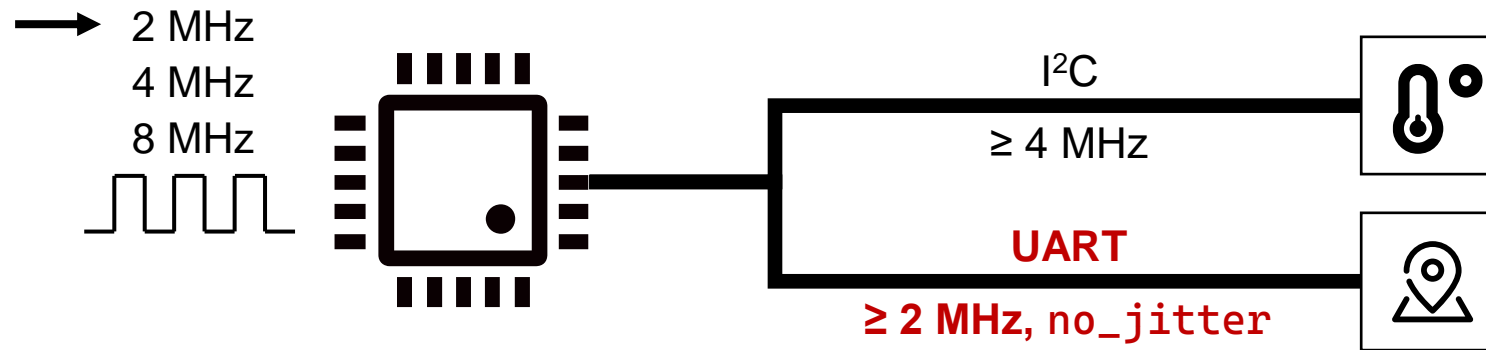
Power Clocks: Dynamic Multi-Clock Management for Embedded Systems.

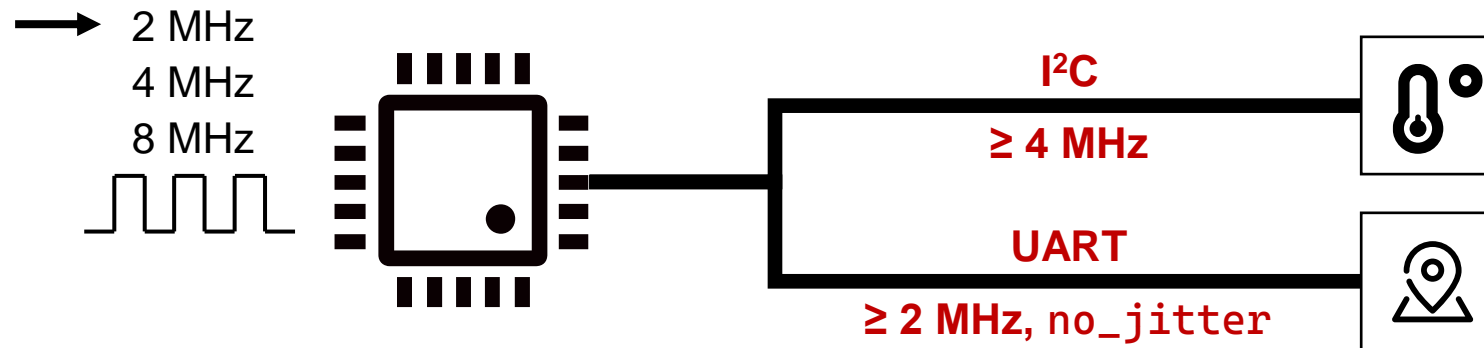
In Proceedings of the 2021 International Conference on Embedded Wireless Systems and Networks. 139–150.

- Dynamischer Frequenzwechsel als Betriebssystemaufgabe
- Implementiert für das IoT-Betriebssystem *Tock*
- **Idee**
 - mind. 1 I/O-Operation in Ausführung → wähle niedrigste **mögliche** Frequenz
 - Treiber rufen `make_clock_request`-Methode auf (Parameter: Mindesttaktfrequenz, `no_jitter`)
 - Betriebssystem ruft Callback-Funktion nach Wechsel der Taktfrequenz auf
 - keine I/O-Operation in Ausführung → wähle höchste Frequenz

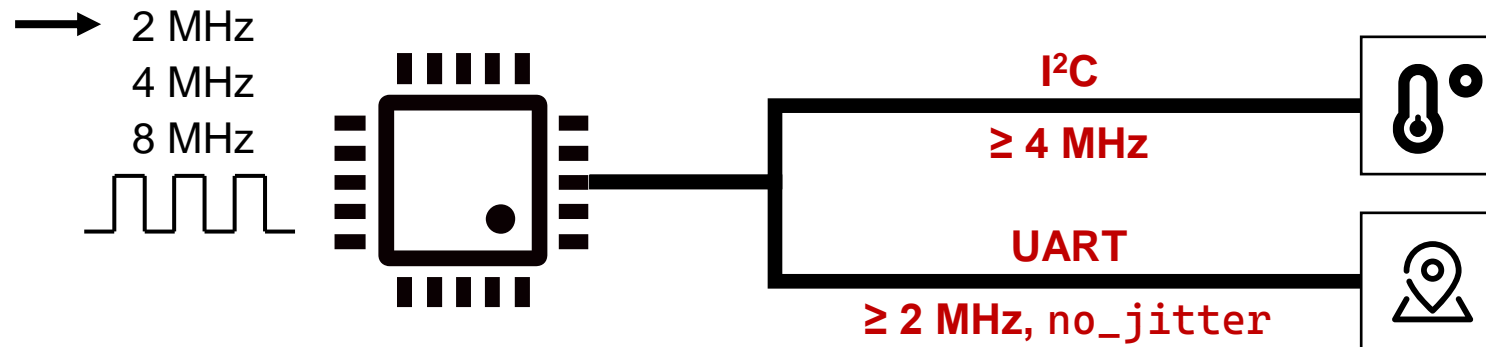
Dynamic Frequency Scaling (DFS)

Power Clocks

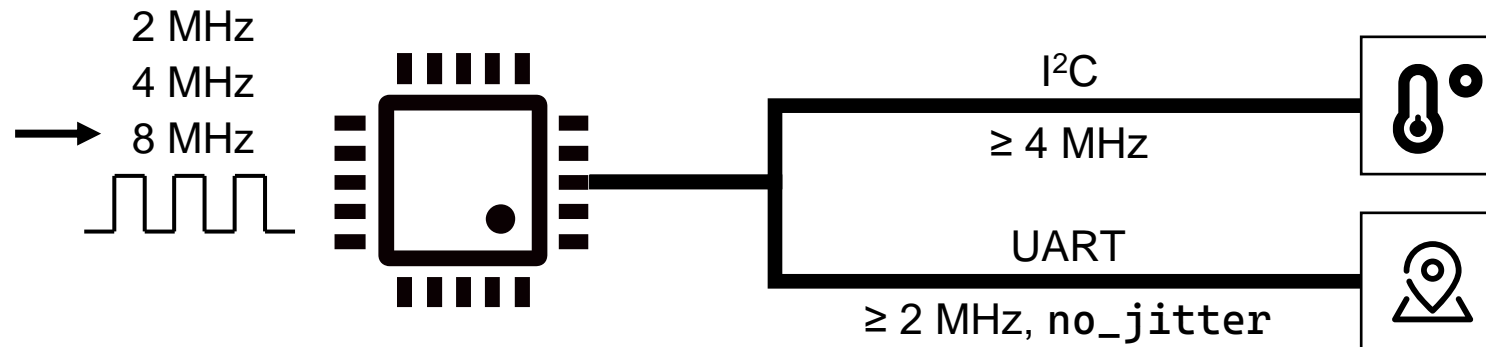




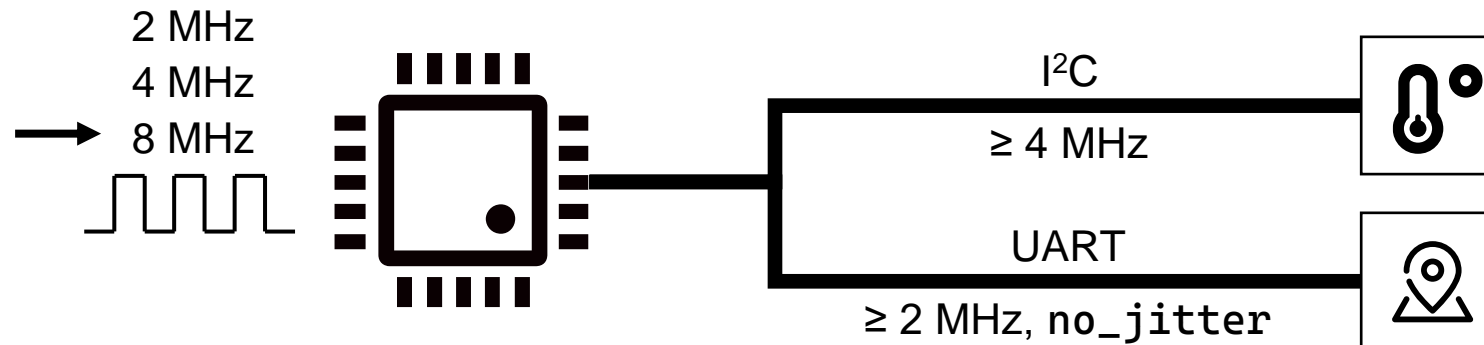
- **Problem 1:** I²C muss warten bis UART-Übertragung abgeschlossen ist



- **Problem 1:** I²C muss warten bis UART-Übertragung abgeschlossen ist
→ Verzögere Frequenzwahl: Warte bis alle Threads `yield()` aufrufen



- **Problem 1:** I²C muss warten bis UART-Übertragung abgeschlossen ist
→ Verzögere Frequenzauswahl: Warte bis alle Threads `yield()` aufrufen
- **Problem 2:** *Thrashing* (Schneller Wechsel zwischen Taktfrequenzen)



- **Problem 1:** I²C muss warten bis UART-Übertragung abgeschlossen ist
→ Verzögere Frequenzwahl: Warte bis alle Threads `yield()` aufrufen
- **Problem 2:** *Thrashing* (Schneller Wechsel zwischen Taktfrequenzen)
→ Verzögere Frequenzwahl: Warte bei Wechsel auf hohe Taktfrequenz 10ms

- **Vorteile**

- + Anwendungsentwickler muss keinen zusätzlichen Code schreiben
- + Funktioniert in typischen IoT-Anwendungsfällen

- **Nachteile**

- Schlecht, wenn Peripherie dauerhaft den Frequenzwechsel blockiert
- Sollte nicht verwendet werden, wenn nur CPU-lastige Operationen ausgeführt werden
- Im Papier: Ändern der Taktfrequenz nicht näher beschrieben



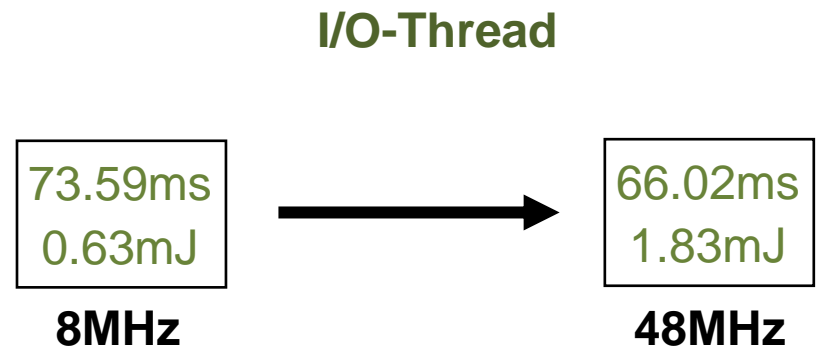
Michel Rottleuthner, Thomas C Schmidt, and Matthias Wahlisch. 2023. Dynamic Clock Reconfiguration for the Constrained IoT and Its Application to Energy-Efficient Networking. In Proceedings of the 2022 International Conference on Embedded Wireless Systems and Networks. 168–179.

- auch hier: Frequenzwechsel als Betriebssystemaufgabe
- implementiert für das IoT-Betriebssystem *RIOT* (→ **STM32**)
- **Idee:** Frequenzwechsel anhand einer Metrik pro Thread
- Performance Utilization (PU): Wie gut skaliert die Ausführungszeit eines Threads mit steigender Frequenz?
 - $$PU = \frac{t_{busy}(F_1)}{t_{busy}(F_2)} \cdot \frac{F_1}{F_2}, \quad F_1 < F_2$$

Dynamic Frequency Scaling (DFS)

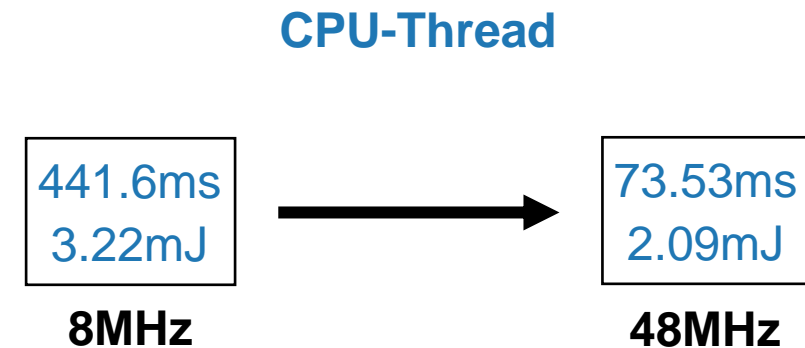
ScaleClock

Beispiel: **Lese Daten von Sensor (SPI)** → **Verarbeite die Daten** (und speichere sie)



$$PU_{I/O} = \frac{73.59ms}{66.02ms} \cdot \frac{8 MHz}{48 MHz} = 0.186$$

→ schlechte Skalierung



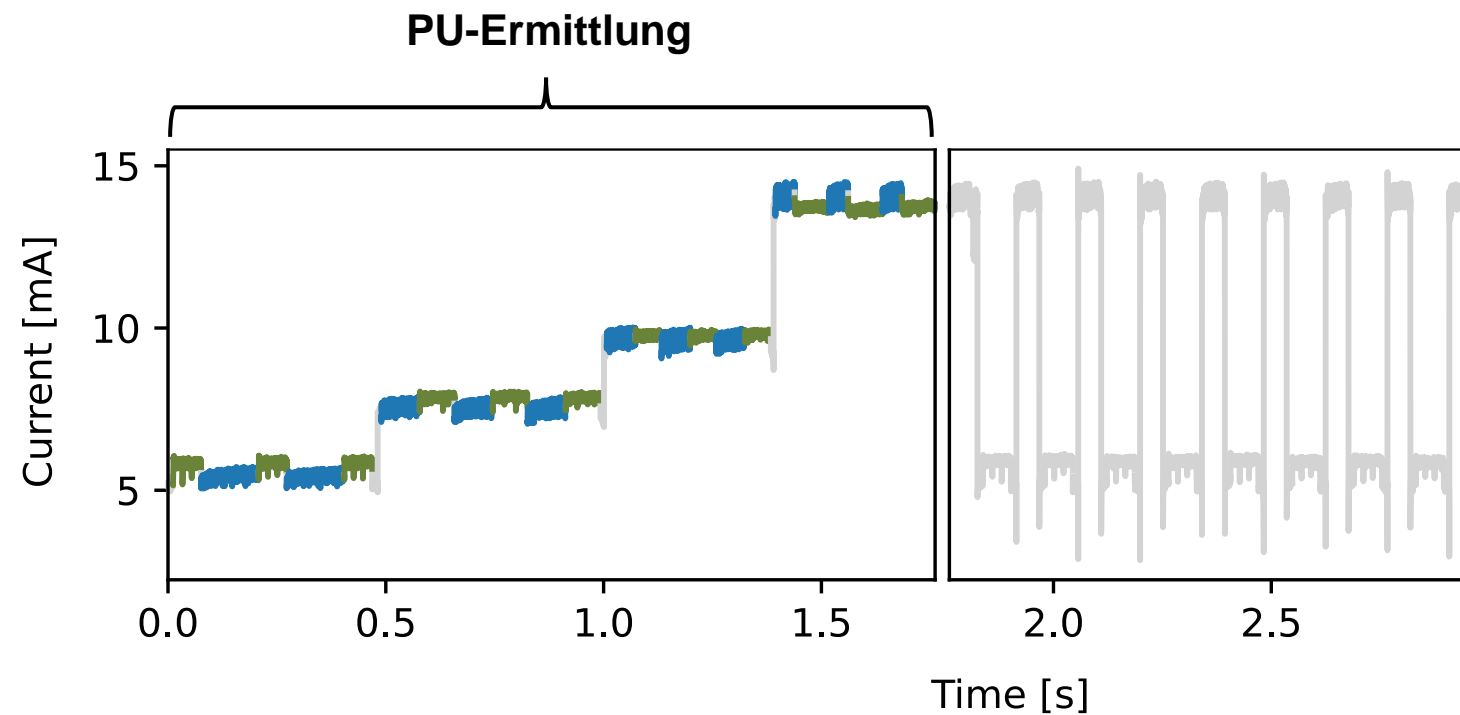
$$PU_{CPU} = \frac{441.6ms}{73.53ms} \cdot \frac{8 MHz}{48 MHz} = 1.00$$

→ optimale Skalierung

Dynamic Frequency Scaling (DFS)

ScaleClock

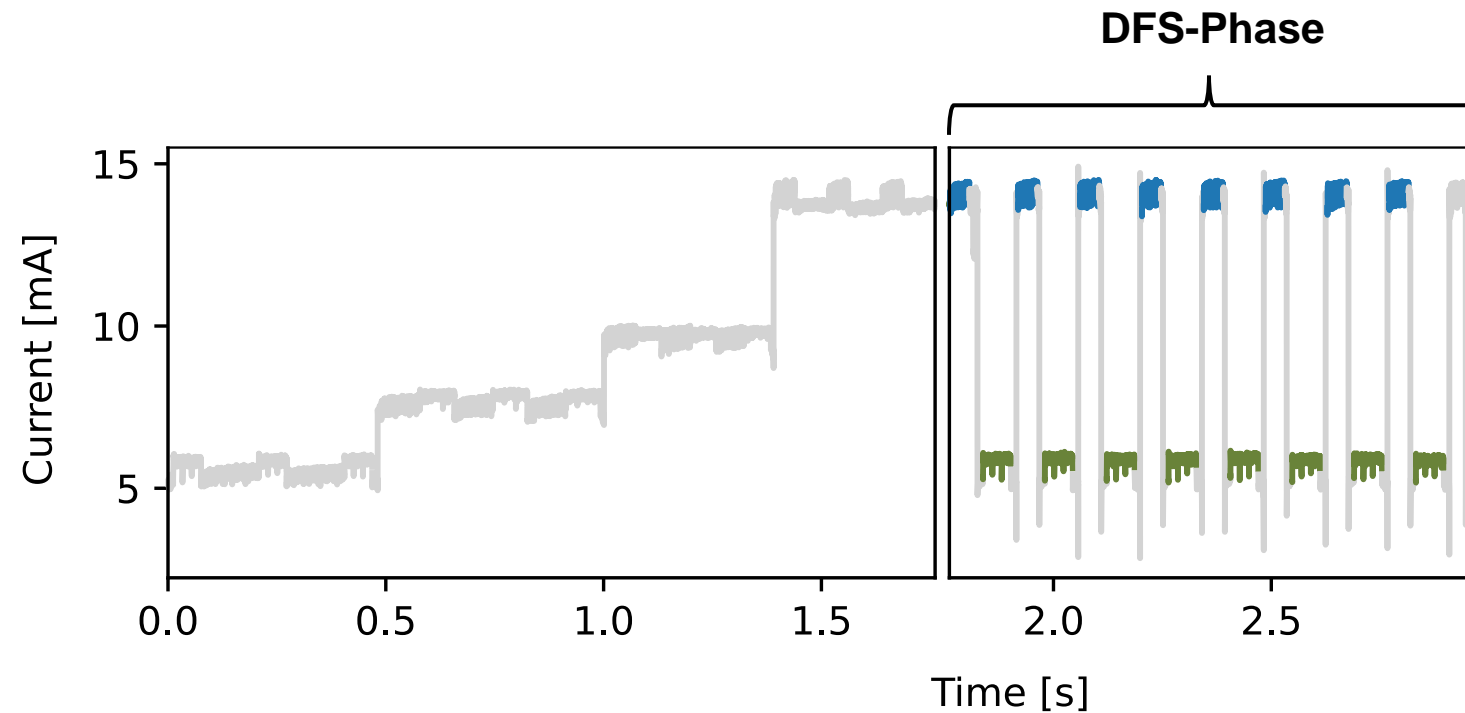
Beispiel: **Lese Daten von Sensor (SPI)** → **Verarbeite die Daten** (und speichere sie)



Dynamic Frequency Scaling (DFS)

ScaleClock

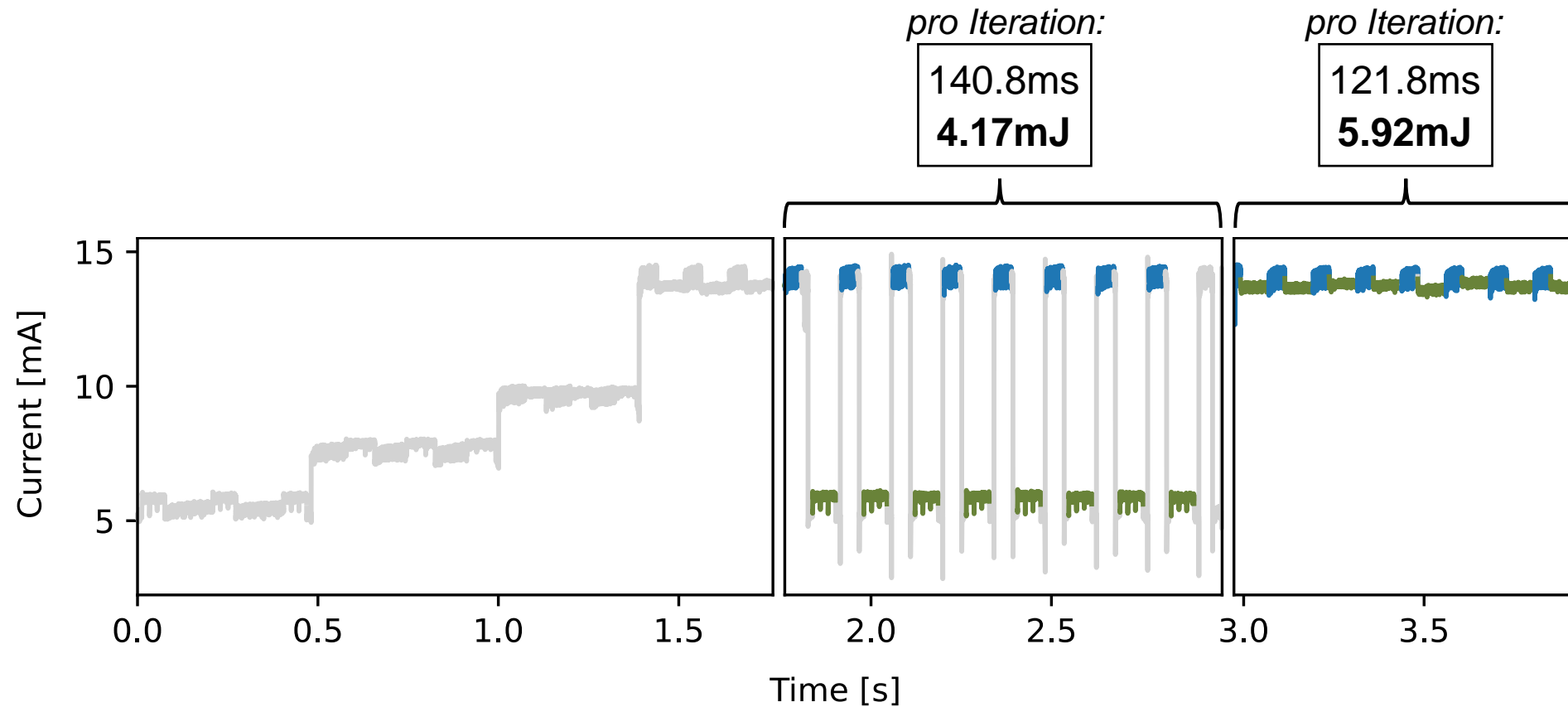
Beispiel: **Lese Daten von Sensor (SPI)** → **Verarbeite die Daten** (und speichere sie)



Dynamic Frequency Scaling (DFS)

ScaleClock

Beispiel: **Lese Daten von Sensor (SPI)** → **Verarbeite die Daten** (und speichere sie)



- **Vorteile**

- + Anwendungsentwickler muss keinen zusätzlichen Code schreiben
- + Sinnvolle Abbildung der Clock-Trees auf Betriebssystemebene

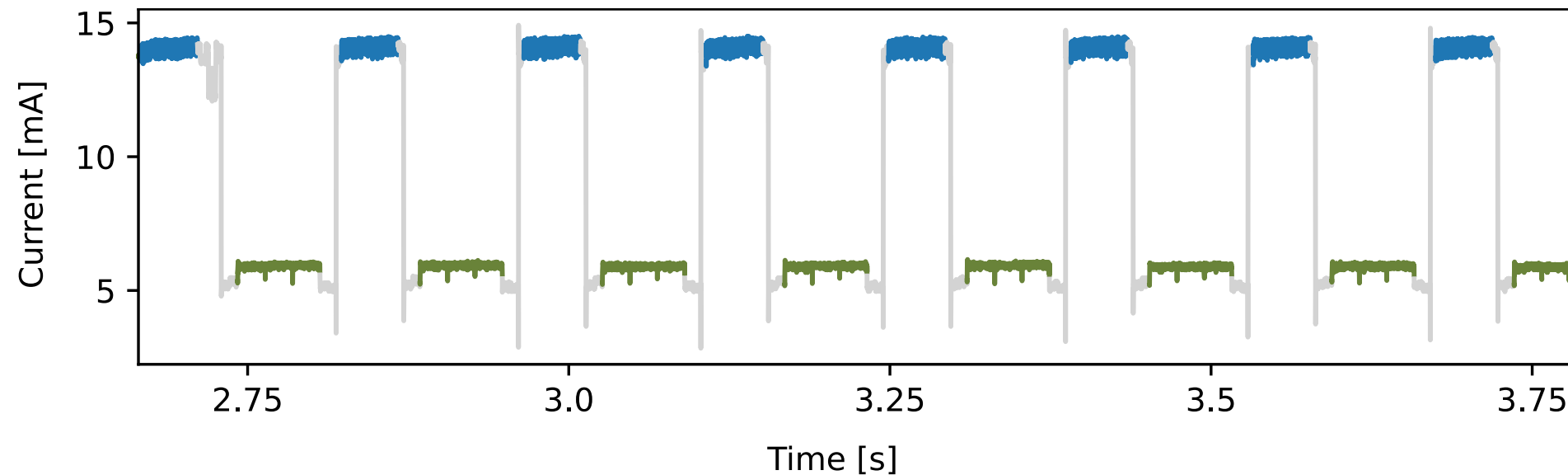
- **Nachteile**

- Berechnung der Performance Utilization kostet Zeit
- Treiberabhängigkeiten nicht berücksichtigt
- Threads mit gemischten Operationen (CPU- und I/O-lastig) nicht berücksichtigt

Dynamic Frequency Scaling (DFS)

Probleme durch den Clock-Wechsel

Beispiel: **Lese Daten von Sensor (SPI)** → **Verarbeite die Daten** (und speichere sie)



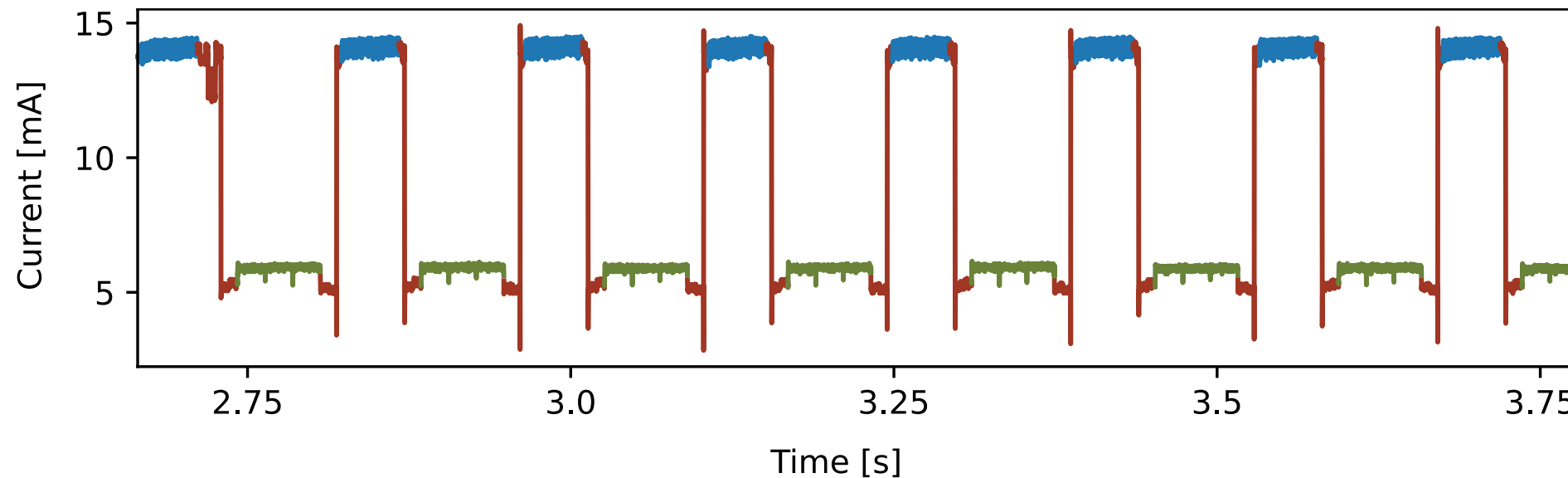
Dynamic Frequency Scaling (DFS)

Probleme durch den Clock-Wechsel

Beispiel: **Lese Daten von Sensor (SPI)** → **Verarbeite die Daten** (und speichere sie)

Problem: Frequenzänderung kostet (signifikant) Zeit

- hier: ca. 17ms **pro Frequenzwechsel**
- Grund: Treiber-Reinitialisierung (UART: 7.8ms / Timer: 4.2ms – 12.6ms)



- **Power Clocks:**
 - + Frequenzentscheidung: Globale Sicht
 - + Berücksichtigt Treibervoraussetzungen
 - Frequenzwechsel von den Autoren nicht näher beschrieben
- **ScaleClock:**
 - + Abstraktion plattform-spezifischer Clock-Trees
 - Frequenzentscheidung: pro Thread
 - Berücksichtigt keine Treibervoraussetzungen

- DFS als vielversprechende Methode, um Energie zu sparen
- *ScaleClocks* und *Power Clocks* mit unterschiedlichem Fokus
 - Kombination beider Ansätze in Zukunft?
- Herausforderungen
 - Zeitpunkt des Frequenzwechsels
 - Treiberoptimierungen

**Vielen Dank
für Eure Aufmerksamkeit!**

The background of the slide is a solid blue color with a series of concentric, curved lines that create a sense of motion and depth, resembling a stylized landscape or a series of ripples.